

# BUNDESREPUBLIK DEUTSCHLAND



## Prioritätsbescheinigung über die Einreichung einer Patentanmeldung

**Aktenzeichen:** 198 56 403.1

**Anmeldetag:** 7. Dezember 1998

**Anmelder/Inhaber:** Siemens Aktiengesellschaft, München/DE

**Bezeichnung:** Multimaster-Bussystem und Verfahren zum Betreiben desselben

**IPC:** G 06 F 13/368

**Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ursprünglichen Unterlagen dieser Patentanmeldung.**

München, den 6. August 2001  
**Deutsches Patent- und Markenamt**  
**Der Präsident**  
Im Auftrag

**Dzierzon**



#4

Docket No. GR 98 P 5873 P

I hereby certify that this correspondence is being deposited with the United States Postal Service with sufficient postage as first class mail in an envelope addressed to: Assistant Commissioner for Patents, Washington, D.C. 20231.

By: Wm Steimer Date: September 7, 2001

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant : Andreas Wenzel  
Appl. No. : 09/879,242  
Filed : June 7, 2001  
Title : Multimaster Bus System and Method for Operating the  
Multimaster Bus System

CLAIM FOR PRIORITY

Hon. Commissioner of Patents and Trademarks,  
Washington, D.C. 20231

Sir:

Claim is hereby made for a right of priority under Title 35, U.S. Code, Section 119, based upon the German Patent Application 198 56 403.1 filed December 7, 1998.

A certified copy of the above-mentioned foreign patent application is being submitted herewith.

Respectfully submitted,

WERNER H. STEIMER  
REG NO. 34,956

Date: September 7, 2001

Lerner and Greenberg, P.A.  
Post Office Box 2480  
Hollywood, FL 33022-2480  
Tel: (954) 925-1100  
Fax: (954) 925-1101

/mjb



07.12.88

Belegexemplar  
Dort nicht geändert werden

5

1

## Beschreibung

Multimaster-Bussystem und Verfahren zum Betreiben desselben

- 5 Die vorliegende Erfindung betrifft eine Vorrichtung gemäß dem Oberbegriff der Patentansprüche 1 und 2, d.h. ein Multimaster-Bussystem mit einem Bus und über den Bus verbindbaren Einheiten, wobei eine der Einheiten als Default-Master festlegbar ist, sowie ein Verfahren zum Betreiben eines solchen
- 10 Multimaster-Bussystems.

Ein Multimaster-Bussystem ist ein Bussystem, bei welchem während des Betriebes abwechselnd verschiedene der am Bus angeschlossenen Einheiten der Bus-Master sein können.

15

Von den Einheiten, die Bus-Master werden können, ist üblicherweise eine als Default-Bus-Master bzw. Default-Master festgelegt; diese Einheit ist immer dann der Bus-Master, wenn keine der andere Einheiten den Bus anfordert (Bus-Master sein möchte).

20

Solche Multimaster-Bussysteme sind seit langem in vielen verschiedenen Ausführungsformen bekannt und bedürfen keiner näheren Erläuterung. Weil abwechselnd verschiedene Einheiten der Bus-Master sein können, sind Bussysteme dieser Art sehr flexibel einsetzbar.

25

Die Erfahrung zeigt jedoch, daß sich selbst so flexibel einsetzbare Bussysteme nicht immer optimal an die jeweiligen

30 Gegebenheiten anpassen lassen.

Der vorliegenden Erfindung liegt daher die Aufgabe zugrunde, ein Multimaster-Bussystem und ein Verfahren zu Betreiben desselben zu schaffen, welches es gestattet, das Multimaster-

07.12.98

6

2

Bussystem unter allen Umständen optimal an die jeweiligen Gegebenheiten anzupassen.

5 Diese Aufgabe wird erfindungsgemäß durch das im kennzeichnenden Teil des Patentanspruchs 1 beanspruchte Merkmal (Vorrichtung) bzw. durch das im kennzeichnenden Teil des Patentanspruchs 2 beanspruchte Merkmal (Verfahren) gelöst.

Demnach ist vorgesehen,

10

- daß das Multimaster-Bussystem eine dynamisch veränderbare Default-Master-Festlegung gestattet (kennzeichnender Teil des Patentanspruchs 1) bzw.

15 - daß die Default-Master-Festlegung dynamisch verändert wird (kennzeichnender Teil des Patentanspruchs 2).

Dadurch können während des Betriebes des Bussystems abwechselnd verschiedene der daran angeschlossenen Einheiten als  
20 Default-Master festgelegt werden.

Die als Default-Master festgelegte Einheit kann nämlich in der Regel sofort (ohne vorherige Anforderung des Busses), also maximal schnell auf diesen zugreifen.

25

Durch eine geeignete Festlegung des Default-Masters bzw. eine geeignete Veränderung der Default-Master-Festlegung läßt sich das Bussystem damit unter allen Umständen optimal an die gegebenen Verhältnisse anpassen; das das Bussystem enthaltende  
30 System kann dadurch maximal schnell und effizient arbeiten.

Vorteilhafte Weiterbildungen der Erfindung sind den Unteransprüchen, der folgenden Beschreibung und der Figur entnehmbar.

35

3

Die Erfindung wird nachfolgend anhand eines Ausführungsbeispiels unter Bezugnahme auf die Figur näher beschrieben.

5 Die Figur zeigt schematisch den Aufbau des nachfolgend näher beschriebenen Systems.

Das in der Figur gezeigte System ist ein einen Mikrocontroller (oder eine sonstige programmgesteuerte Einheit wie beispielsweise einen Mikroprozessor) enthaltendes System. Es  
10 umfaßt einen Mikrocontroller 1, und einen externen Speicher 2.

Der Mikrocontroller 1 umfaßt einen Core 11, einen Befehlsspeicher 12, einen Datenspeicher 13, eine erste Peripherie-  
15 Einheit 14, eine zweite Peripherie-Einheit 15, eine dritte Peripherie-Einheit 16, einen Buscontroller 17, eine zwischen einem zweiten Bus 21 und einem dritten Bus 22 vorgesehene Busprotokoll-Umsetzungseinheit (Instruction Bridge) 18, eine  
20 zwischen einem ersten Bus 20 und dem dritten Bus 22 vorgesehene Busprotokoll-Umsetzungseinheit (Data Bridge) 19, den ersten Bus 20, den zweiten Bus 21, und den dritten Bus 22, wobei

25 - der erste Bus 20 den Core 11, den Datenspeicher 13 und die Data Bridge 19 verbindet,

- der zweite Bus 21 den Core 11, den Befehlsspeicher 12 und die Instruction Bridge 18 verbindet, und

30 - der dritte Bus 22 die erste Peripherie-Einheit 14, die zweite Peripherie-Einheit 15, die dritte Peripherie-Einheit 16, und den Buscontroller 17, die Instruction Bridge 18, und die Data Bridge 19 verbindet.

07.12.98

8

4

Der Buscontroller 17 ist der Buscontroller für einen außerhalb des Mikrocontrollers 1 vorgesehenen externen Bus; an diesen externen Bus ist der externe Speicher 2 (und gegebenenfalls weitere externe Einheiten) angeschlossen.

5

Der externe Speicher 2 ist im betrachteten Beispiel ein externer Daten- und/oder Programmspeicher für den Mikrocontroller 1.

10 Vom Core 11 benötigte Befehlsdaten können wahlweise aus dem internen Befehlsspeicher 12 oder - über den zweiten Bus 21, die Instruction Bridge 18, den dritten Bus 22 und den Buscontroller 17 - aus dem externen Speicher 2 geholt werden.

15 Vom Core 11 veranlaßte Datentransfers können wahlweise den internen Datenspeicher 13 oder den externen Speicher 2 als Datenquelle und/oder Datenziel haben; zwischen dem Core 11 und dem externen Speicher 2 zu transferierende Daten werden über den ersten Bus 20, die Data Bridge 19, den dritten Bus  
20 22, und den Buscontroller 17 geleitet.

Der dritte Bus 22 und die über diesen verbundenen Einheiten bilden das vorliegend besonders interessierende Bussystem. Es handelt sich um ein Multimaster-Bussystem und zeichnet sich  
25 dadurch aus, daß dynamisch einstellbar ist, welche der über den Bus verbundenen Einheiten der Default-Master sein soll.

D.h., von den über den dritten Bus 22 verbundenen Einheiten (erste Peripherie-Einheit 14, zweite Peripherie-Einheit 15,  
30 dritte Peripherie-Einheit 16, Buscontroller 17, Instruction Bridge 18, und Data Bridge 19) können mehrere oder alle Einheiten Bus-Master sein, und es ist während des Betriebes des Bussystems, also dynamisch einstellbar (veränderbar), welche der als Bus-Master verwendbaren Einheiten der Default-  
35 Master sein soll.

Die als Default-Master verwendete Einheit ist Bus-Master, wenn und so lange seitens der über den Bus verbundenen Einheiten keine Busanforderung vorliegt.

5

Die Einheit, die zu dem Zeitpunkt, zu dem sie den Bus benötigt, Bus-Master ist, hat den Vorteil, daß sie sofort, also ohne vorherige Busanforderung, den Bus benutzen kann. Eine Einheit, die zu dem Zeitpunkt, zu dem sie den Bus benötigt, nicht der Bus-Master ist, muß den Bus zunächst anfordern, wodurch der erforderliche Buszugriff um mindestens einen Buszyklus verzögert wird.

10

In der Regel wird diejenige Einheit als Default-Master festgelegt, die den Bus am häufigsten benötigt; dann kann diejenige Einheit, die den Bus am häufigsten benötigt, im Durchschnitt am schnellsten auf diesen zugreifen. Ein derartiges Bussystem arbeitet sehr effizient.

15

Die Effizienz eines solchen Bussystems läßt sich mit relativ geringem Aufwand erheblich steigern, indem wie im vorliegend betrachteten Beispiel eine dynamische Veränderbarkeit der Default-Master-Einstellung vorgesehen wird.

20

Die Vorteile, die sich durch eine dynamisch (während des Betriebes des Bussystems) veränderbare Default-Master-Einstellung gegenüber einer festen (während des Betriebes nicht veränderbaren) Default-Master-Einstellung erzielen lassen, werden nachfolgend anhand der Figur veranschaulicht.

25

30

Es sei zunächst angenommen, daß die Data Bridge 19 fest als Default-Master des dritten Busses 22 eingestellt ist. Dann kann die Data Bridge 19 in der Regel sofort auf den dritten Bus 22 zugreifen, wenn ein Datentransfer zwischen dem Core 11 und einer der am dritten Bus 22 angeschlossenen Einheiten

35

durchgeführt werden muß. Derartige Datentransfers können mithin äußerst schnell und effizient ausgeführt werden. Im Gegensatz hierzu ist die Versorgung des Core 11 mit im externen Speicher 2 gespeicherten Befehlsdaten relativ aufwendig. Damit dem Core 11 aus dem externen Speicher 2 angeforderte Befehlsdaten zugeführt werden können, muß die Instruction Bridge 18 Bus-Master werden. Weil üblicherweise der Default-Master, im betrachteten Beispiel also die Data Bridge 19 der Bus-Master ist, muß die Instruction Bridge 18 den Bus zunächst anfordern. Erst wenn die Instruction Bridge 18 selbst Bus-Master ist und so Zugriff auf den dritten Bus 22 erhalten hat, kann sie im externen Speicher 2 gespeicherte Befehlsdaten zum Core 11 transferieren. Die durchzuführende Anforderung des dritten Busses 22 verzögert den Befehlsdaten-Transfer um mindestens einen Buszyklus. In der Praxis können zum Holen der einen Befehl repräsentierenden Daten auch mehr als ein Befehlsdaten-Transfer erforderlich sein. Dann verzögert sich das Holen der den betreffenden Befehl repräsentierenden Daten noch mehr. Die Instruction Bridge 18 muß den dritten Bus 22 nämlich für jeden Befehlsdaten-Transfer erneut anfordern, denn sobald die Instruction Bridge 18 den dritten Bus 22 nicht mehr benötigt, also nach jedem einzelnen Befehlsdaten-Transfer, wird automatisch wieder der Default-Master, also die Data Bridge 19 der Bus-Master. Der Befehlsdaten-Transfer könnte beschleunigt werden, indem die Instruction Bridge 18 als Default-Master für den dritten Bus 22 festgelegt wird. Dann ließen sich allerdings die über die Data Bridge 19 auszuführenden Datentransfers nicht mehr so schnell und effizient ausführen.

Nachteile dieser Art lassen sich durch die Anwendung einer dynamisch veränderbaren Default-Master-Einstellung verhindern. Dann kann nämlich jeweils gerade diejenige Einheit als Default-Master festgelegt werden, die den dritten Bus besonders häufig oder besonders schnell benötigt.



Welche Einheit zu einem jeweiligen Zeitpunkt vorzugsweise als Default-Master festgelegt wird, hängt von dem das betrachtete Bussystem enthaltenden System ab.

5

Die Default-Master-Festlegung kann beispielsweise in Abhängigkeit von in der Vergangenheit erfolgten Benutzungen des Busses durch die daran angeschlossenen Einheiten erfolgen. Zum Beispiel in Abhängigkeit davon wann und/oder wie oft und/oder wie lange die einzelnen Einheiten den Bus benutzten.

10

Dabei könnte beispielsweise vorgesehen werden, daß jeweils diejenige Einheit als Default-Master festgelegt wird, die den Bus zuletzt benutzt hat.

15

Statt dessen könnte beispielsweise auch vorgesehen werden, daß jeweils diejenige Einheit als Default-Master festgelegt wird, die in einem vorbestimmten vorangehenden Zeitraum den Bus am häufigsten benötigte.

20

Es könnte auch jeweils diejenige Einheit als Default-Master festgelegt werden, von der zu erwarten ist, daß sie in der nächsten Zeit besonders häufig und/oder besonders schnell auf den Bus zugreifen müssen wird. Solche Vorhersagen lassen sich beispielsweise unter Verwendung von Analysen des tatsächlichen oder zu erwartenden Programmablaufs im Mikrocontroller 1 (oder einer sonstigen den Bus benötigenden programmgesteuerten Einheit oder Teileinheit) treffen.

25

30

Es dürfte einleuchten, daß die Festlegung des jeweiligen Default-Masters von beliebigen Kriterien und Parametern abhängig gemacht werden kann, wobei es auch zulässig ist, daß sich die Kriterien und die Parameter, in Abhängigkeit von welchen die Default-Master-Festlegung erfolgt, selbst ändern können.

35

Eine derartige Default-Master-Festlegung läßt sich auch bei Multiprozessorsystemen, genauer gesagt bei einem mehrere programmgesteuerte Einheiten verbindenden Bussystem anwenden.

5

Die beschriebene Default-Master-Festlegung läßt sich auch bei Bussystemen anwenden, die nicht Bestandteil von programmgesteuerten Einheiten und/oder programmgesteuerte Einheiten enthaltenden Systemen sind.

10

Die dynamisch veränderbare Default-Master-Festlegung erweist sich in mehrfacher Hinsicht als vorteilhaft: einerseits läßt sich ein dazu ausgelegtes Bussystem unter allen Umständen optimal an die jeweiligen Verhältnisse anpassen, und andererseits steigt dadurch die Leistungsfähigkeit (Performance) des das betreffende Bussystem enthaltenden Systems.

15

## Patentansprüche

1. Multimaster-Bussystem mit einem Bus (22) und über den Bus verbindbaren Einheiten (14 bis 19), wobei eine der  
5 Einheiten als Default-Master festlegbar ist,  
dadurch gekennzeichnet,  
daß das Multimaster-Bussystem eine dynamisch veränderbare Default-Master-Festlegung gestattet.
- 10 2. Verfahren zum Betreiben eines Multimaster-Bussystems mit einem Bus (22) und über den Bus verbindbaren Einheiten (14 bis 19), wobei eine der Einheiten als Default-Master festlegbar ist,  
dadurch gekennzeichnet,  
15 daß die Default-Master-Festlegung dynamisch verändert wird.
3. Verfahren nach Anspruch 2,  
dadurch gekennzeichnet,  
daß die Default-Master-Festlegung in Abhängigkeit von in der  
20 Vergangenheit erfolgten Benutzungen des Busses (22) durch die daran angeschlossenen Einheiten (14 bis 19) erfolgt.
4. Verfahren nach Anspruch 3,  
dadurch gekennzeichnet,  
25 daß die Default-Master-Festlegung in Abhängigkeit davon erfolgt, wann und/oder wie oft und/oder wie lange die einzelnen Einheit(en) (14 bis 19) den Bus (22) benutzten.
5. Verfahren nach Anspruch 3 oder 4,  
30 dadurch gekennzeichnet,  
daß diejenige Einheit (14 bis 19) als Default-Master festgelegt wird, die den Bus (22) zuletzt benutzt hat.
6. Verfahren nach Anspruch 3 oder 4,  
35 dadurch gekennzeichnet,

10

daß diejenige Einheit (14 bis 19) als Default-Master festgelegt wird, die den Bus (22) in einem vorbestimmten Zeitraum am häufigsten benötigte

5 7. Verfahren nach einem der Ansprüche 2 bis 6,  
dadurch gekennzeichnet,  
daß diejenige Einheit (14 bis 19) als Default-Master festgelegt wird, von der zu erwarten ist, daß sie besonders häufig und/oder besonders schnell auf den Bus (22) zugreifen  
10 müssen wird.

8. Verfahren nach Anspruch 7,  
dadurch gekennzeichnet,  
daß die Default-Master-Festlegung in Abhängigkeit von einer  
15 Analyse des tatsächlichen oder des zu erwartenden Programmablaufs in einer die Buszugriffe benötigenden programmgesteuerten Einheit (1) erfolgt.

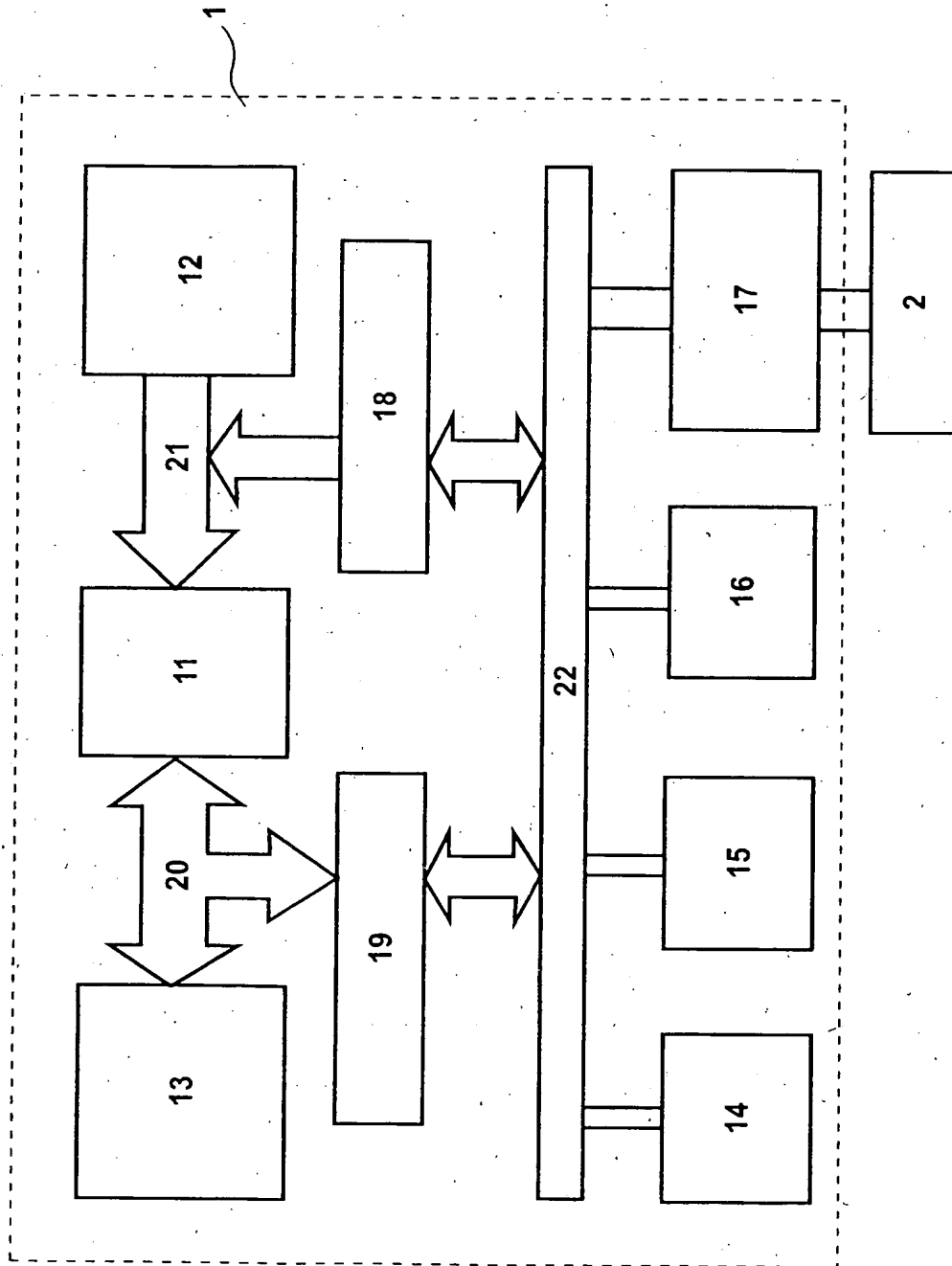
9. Verfahren nach einem der Ansprüche 2 bis 8,  
20 dadurch gekennzeichnet,  
daß die Kriterien und die Parameter, in Abhängigkeit von welchen die Default-Master-Festlegung erfolgt, variiert werden.

## Zusammenfassung

## Multimaster-Bussystem und Verfahren zum Betreiben desselben

- 5 Es werden ein Multimaster-Bussystem und ein Verfahren zum Betreiben desselben beschrieben. Diese zeichnen sich durch eine dynamisch veränderbare Default-Master-Festlegung aus. Dadurch kann das Bussystem unter allen Umständen optimal an die jeweiligen Gegebenheiten angepaßt werden; das das Bussystem
- 10 enthaltende System läßt sich so optimal schnell und effizient betreiben.

Figur 1



## Bezugszeichenliste

1	Mikrocontroller
2	externer Speicher
11	Core
12	Befehlsspeicher
13	Datenspeicher
14	erste Peripherie-Einheit
15	zweite Peripherie-Einheit
16	dritte Peripherie-Einheit
17	externer Buscontroller
18	Instruction Bridge
19	Data Bridge
20	erster Bus
21	zweiter Bus
22	dritter Bus

